



innovations  
for high  
performance  
microelectronics

# Implementierungsspezifische Aspekte eines High-Performance OFDM Basisbandprozessors

**Markus Petri**

**IHP**  
**Im Technologiepark 25**  
**15236 Frankfurt (Oder)**  
**Germany**

## Themen

---

- **Modelle für Kommunikationssysteme**
- **Was ist das Basisband?**
- **Digitale Basisbandprozessoren**
- **Parallelverarbeitung**
- **EASY-A VHR-E: Beispiel eines OFDM-Basisbandprozessors**
- **Latenzen - Ursachen, Einfluss, Vermeidung**
- **Bunte Bilder: Übertragungseffekte**

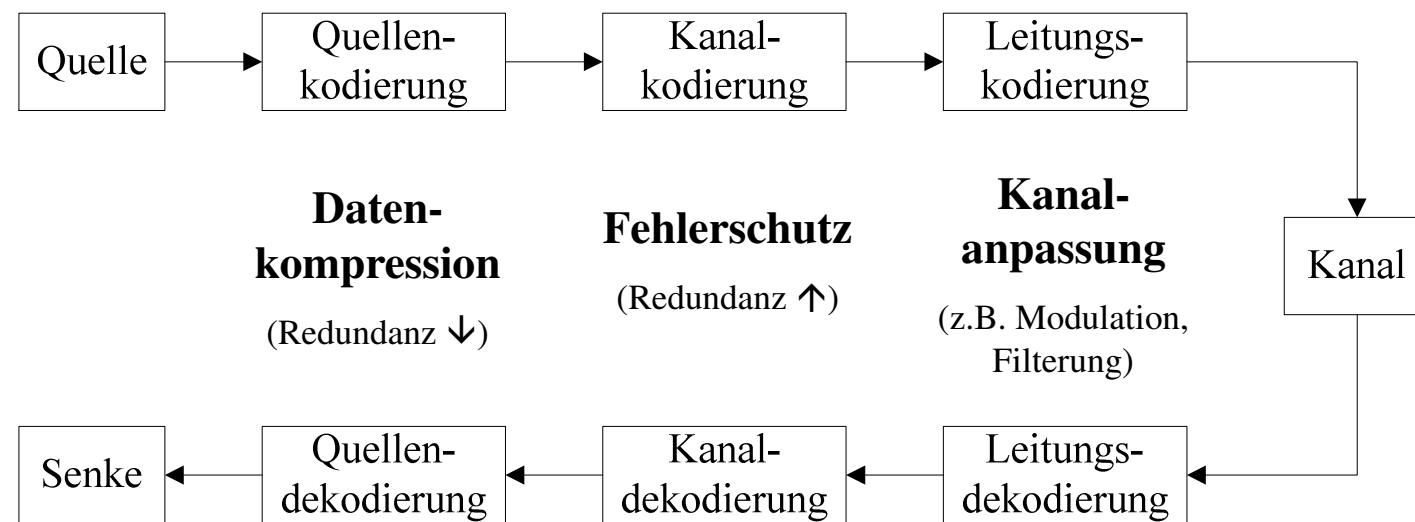
## Allgemeines Modell eines Kommunikationssystems



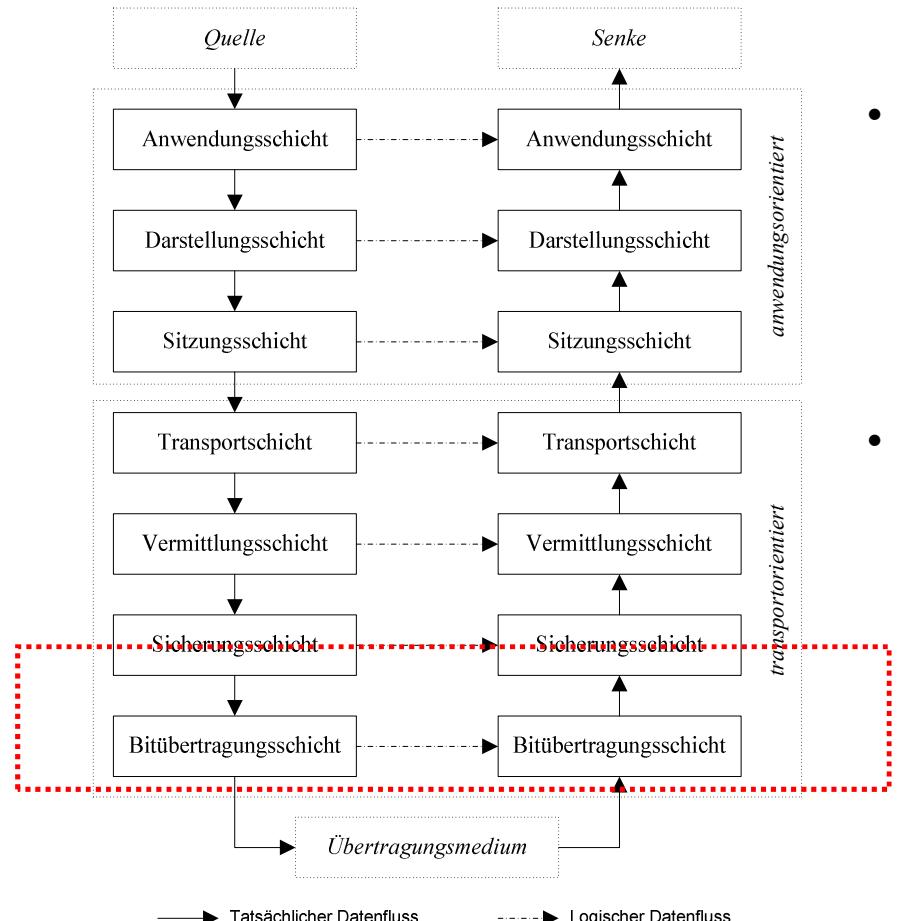
- Verschiedene detaillierte Darstellungen möglich
- Ausschließliche Betrachtung digitaler Quellen und Senken

## Horizontales Modell eines Nachrichtenübertragungssystems

Beschreibt grundlegende (Signal-)Verarbeitungsschritte bei Übertragung von einem (!) Sender zu einem (!) Empfänger

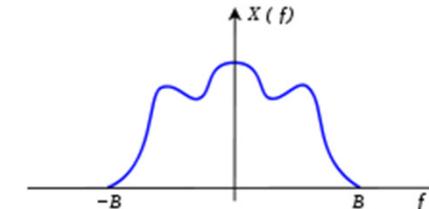


# Vertikales Modell eines Kommunikationssystems



- Umfasst auch höhere Ebenen der Kommunikation:
  - Adressierung (mehrere Empfänger)
  - Kanalzugriffssteuerung
  - Übertragungssicherung
- Abstraktion von darunterliegenden Ebenen

## Was ist das “Basisband”?

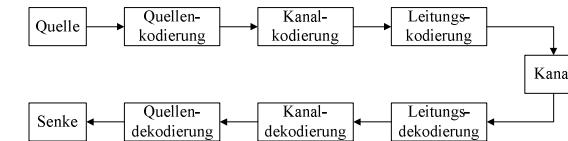


### Basisband:

- „Natürlicher Frequenzbereich des Nutzsignals“,  $f_{\min} = 0 \text{ Hz}$

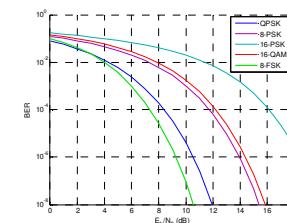
### Basisbandverarbeitung:

- Unterste Ebene eines Kommunikationssystems
  - Detaillierte Beschreibung durch das horizontale Modell
- Algorithmen zur Generation und Anpassung des Nutzsignals an den (äquivalenten Basisband-) Kanal
  - Realer Kanal ist analog, Beschreibung durch digitalen Kanal
- Abstrakte Modellierung durch Bitfehlerraten

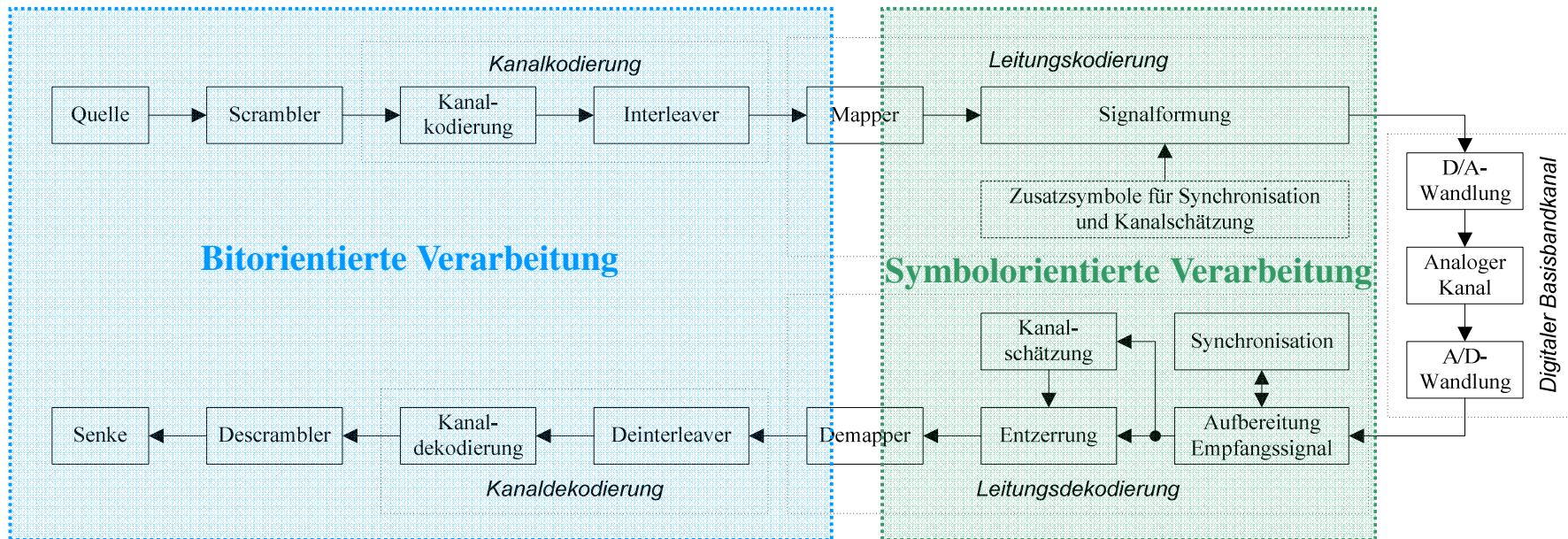


### Digitaler Kanal:

- Definiert Modell, welches digitale Symbole aufnimmt und abgibt
- Beschreibung durch äquivalente Basisbandkanal (komplexwertig)
- Beinhaltet Wandlung, Impulsformung, Modulation in andere Frequenzbereiche und den analogen Kanal

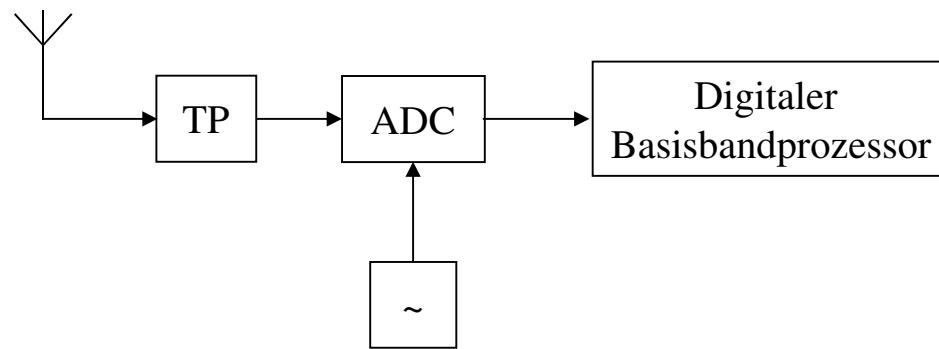


# Digitales Basisbandmodell



- **Symbolorientierte Verarbeitung sowohl analog als auch digital möglich**  
(Modulation, Timingsynchronisation, FFT, Phasenkorrektur...)
- **i.A. Implementierungsvereinfachung durch Digitalverarbeitung**
- **Digitalverarbeitung Voraussetzung für SDR- und kognitive Systeme**

## Beispiel eines digitalen Empfängers

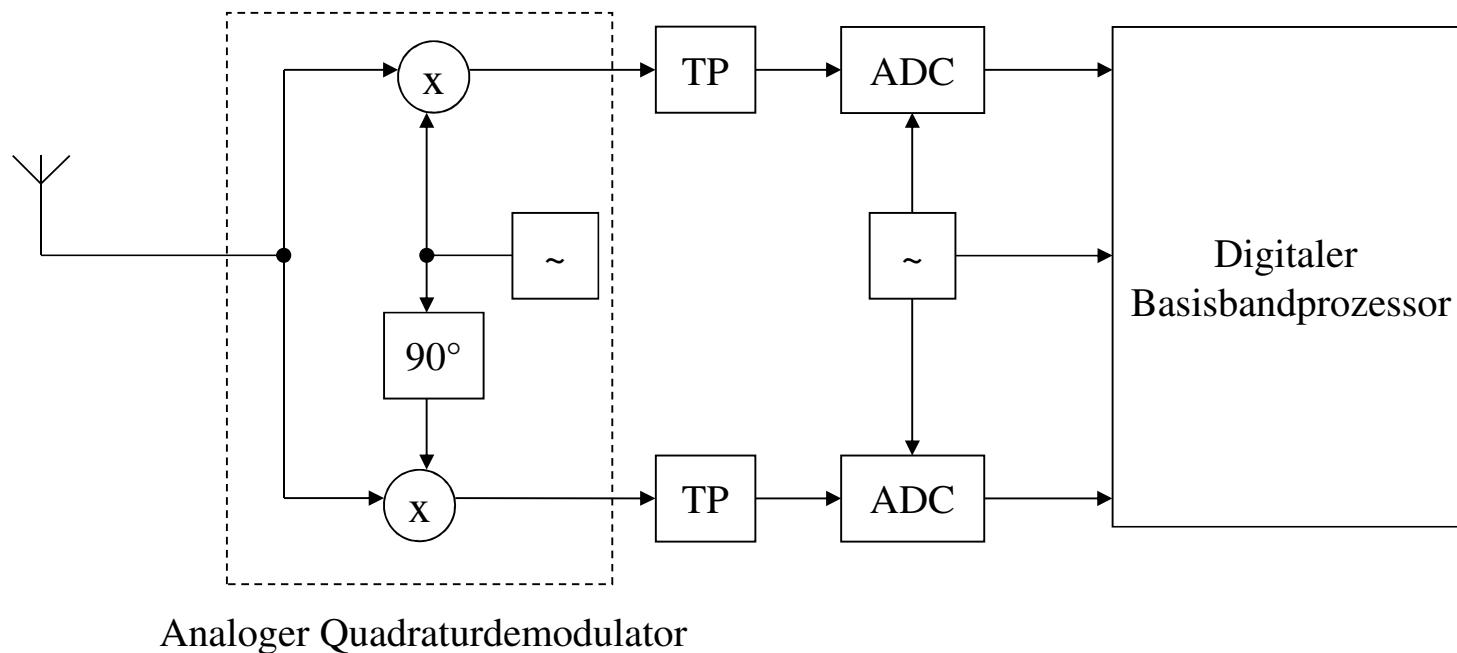


**Problem bei hohen Frequenzen / Bandbreiten (> 1-5 GHz):**

→ Nyquist-Shannon-Abtasttheorem

## Beispiel eines digitalen Empfängers

Mixed-Signal-Systeme notwendig!



## Ständige Datenratensteigerung notwendig

- **Steigender Bandbreitenbedarf in Mobilfunkanwendungen**
  - Grenze von 1 Gbps vor einigen Jahren durchbrochen
- **Hohe Datenübertragungsraten durch**
  1. **Erhöhung der spektralen Effizienz**
    - Höhere Coderaten
    - Höhere digitale Modulationen (QPSK -> 64QAM)
    - MIMO
    - Resultat: GSM: 0,4 bit/s/Hz -> LTE: 15 bit/s/Hz
  - und / oder
  2. **Vergrößerung der Bandbreite**
    - (LTE: 20 MHz → LTE-A: 100 MHz)
    - Bedingt mitunter andere (höhere) Trägerfrequenzen

→ Große Herausforderungen an die Signalverarbeitung

## Datenraten bei der Analog-Digital-Wandlung

---

- Signalbandbreite 1,736 GHz
- IQ-moduliert → 868 MHz pro Kanal
- Abtastrate 2.16 GHz je Kanal
- 12 Bit-Auflösung

$$12 \text{ bit} * 2.16 \text{ GHz} * 2 = 51,84 \text{ Gbit / s} = 6,48 \text{ GByte / s}$$

## Herausforderungen der digitalen Basisbandverarbeitung

---

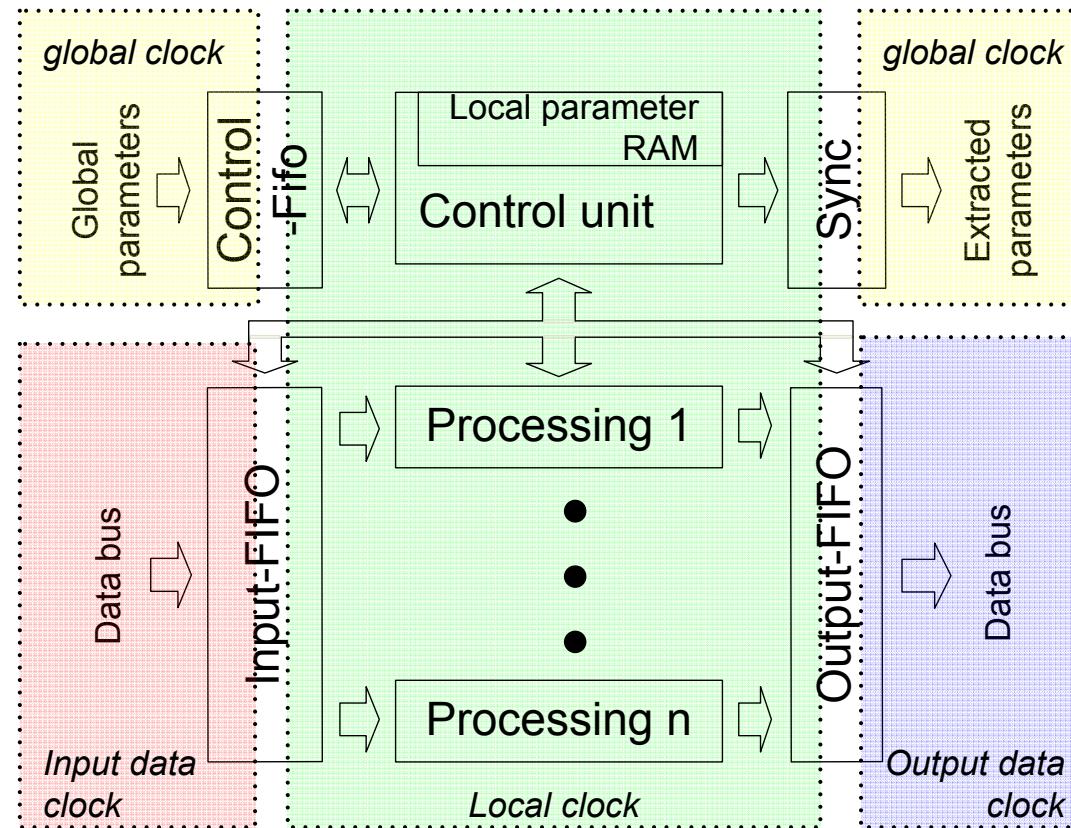
- **Hohe Datenrate + komplexe Algorithmen**
  - hoher Verarbeitungsaufwand
  - Hardwareimplementierung erforderlich
- **Abtastraten > 1 GHz**
  - selbst für dediziertes ASIC-Design schwierig
  - hoher Grad an Parallelisierung benötigt
- **Kurze Entwicklungszyklen, konkurrierende Standards**
  - flexible Systeme benötigt
  - Möglichkeit der einfachen Anpassung

## Notwendige Kriterien der BB-Implementierung

---

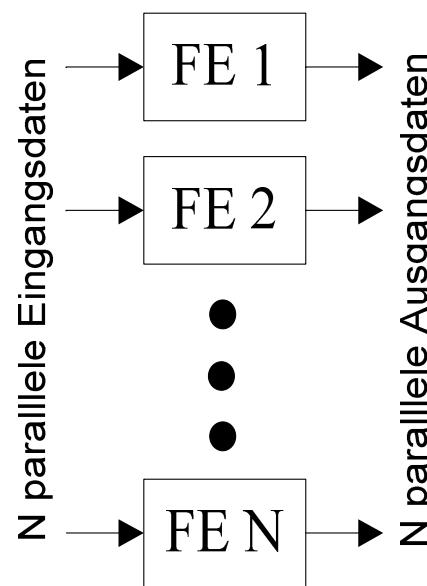
- **Flexibilität bedingt modulares Design ohne globale Kontrollinstanzen**
- **Zur einfachen Skalierung modulweise Trennung der Taktdomänen**  
→ Transfer zu GALS-Designmethodiken
- **Parallelverarbeitung**  
→ Schlüssel zur Sicherstellung des Durchsatzes  
Varianten:      - bitparallel  
                      - blockparallel  
                      - frameparallel

# Modulares Design

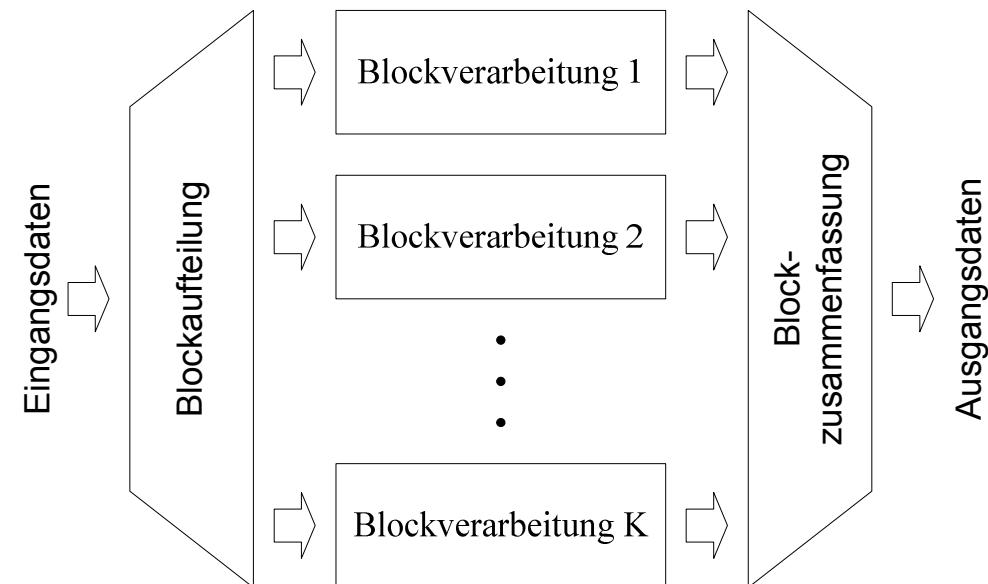


# Parallele Verarbeitungsstrukturen

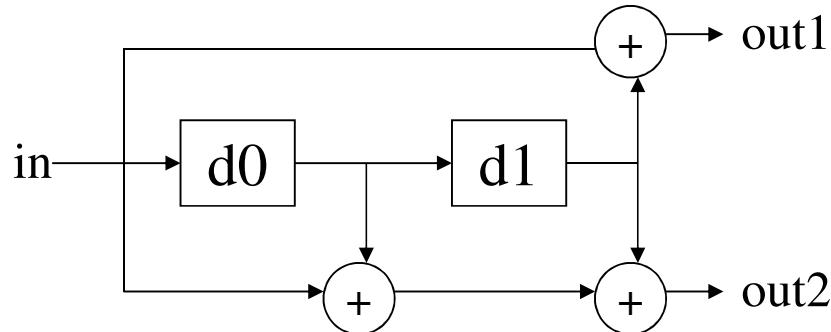
**Bitparallelität**



**Blockparallelität**



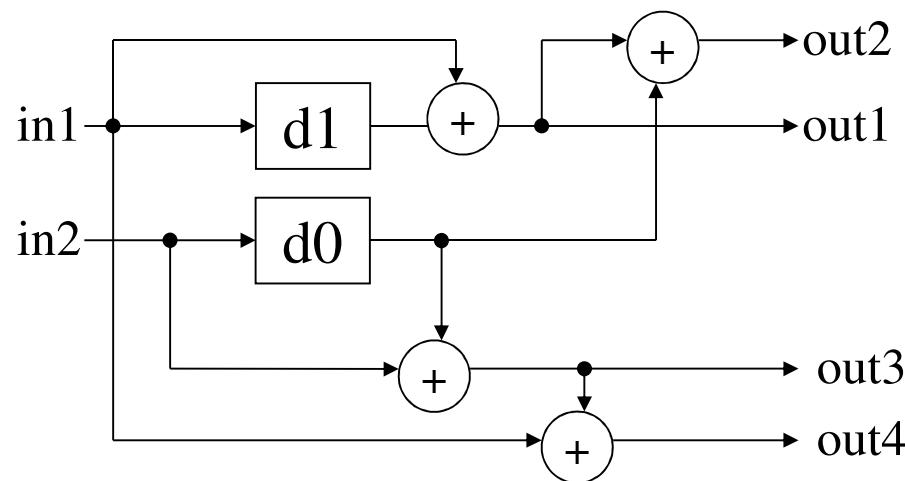
## Bit-Parallelisierung eines Faltungskodierers



```

if rising_edge(clk)
  out1 <= d1 xor in;
  out2 <= d1 xor d0 xor in;
  d1 <= d0;
  d0 <= in;
end;

```



```

if rising_edge(clk)
  d0t := d0;
  d1t := d1;
  for n in 1 to 2 loop
    out1(n) <= d1t xor in(n);
    out2(n) <= d1t xor d0t xor in(n);
    d1t := d0t;
    d0t := in(n);
  end loop;
  d0 <= d0t;
  d1 <= d1t;
end;

```

# Blockparallelisierung eines Reed-Solomon-Decoders

## Aufgabe

- Realisierung eines (239,255)-RS-Decoders mit 4 Gbps Nettodurchsatz

## Vorgaben

- 32-bit Ein- und Ausgangsinterface

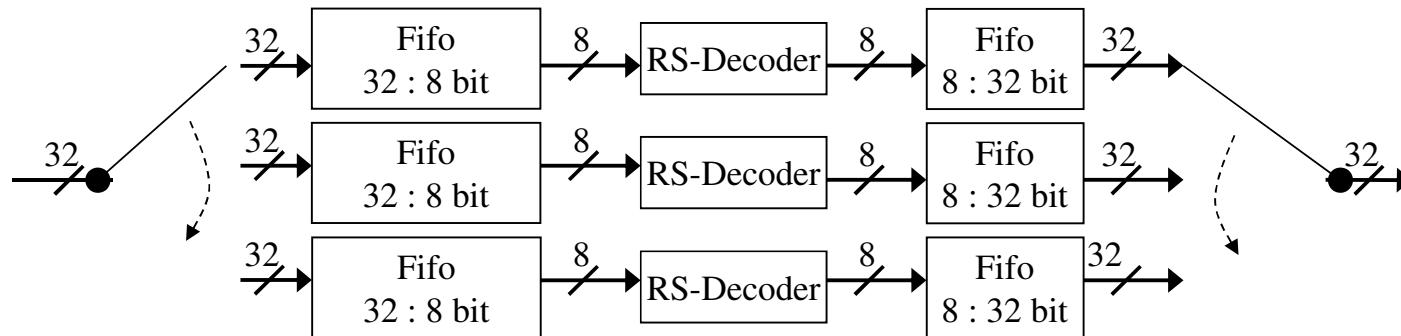
## Vorhandene Module

- Einzelner (239,255)-RS-Decoder mit Byteinterface und 1,6 Gbps Durchsatz

## Lösung

- Transparenter blockparalleler Decoder aus 3 Einzelmodulen

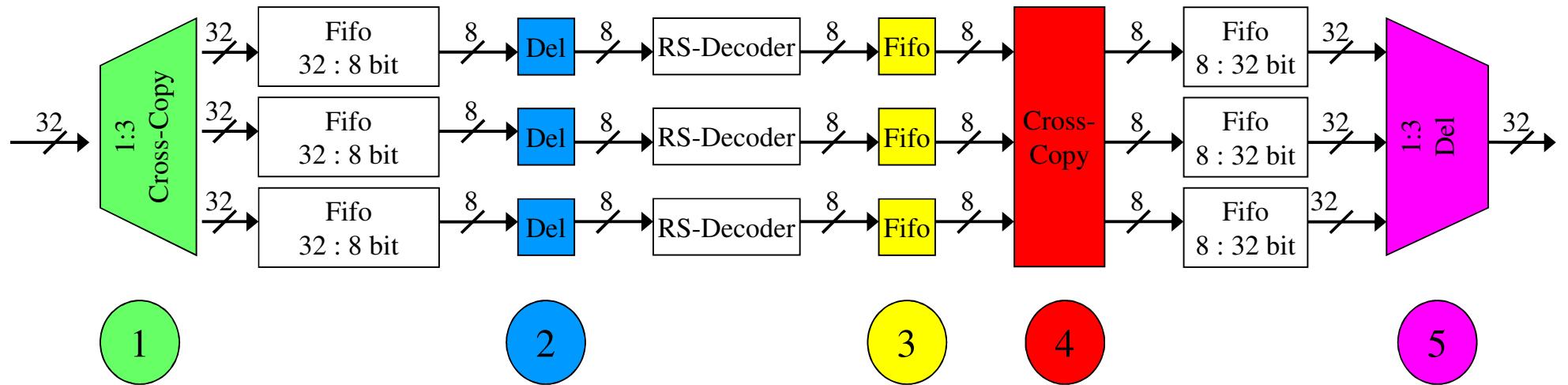
## Blockparallelisierung eines Reed-Solomon-Decoders



**Diese Lösung ist so nicht richtig!!!**

- Block für den ersten Pfad besteht aus 255 Eingangsbytes, es werden jedoch stets Vielfache von 4 eingeschrieben
- Kopieren von einzelnen Bytes und Einfügen von Dummy-Bytes notwendig!

## Blockparalleler RS-Decoder ohne Teilzugriff in Fifos

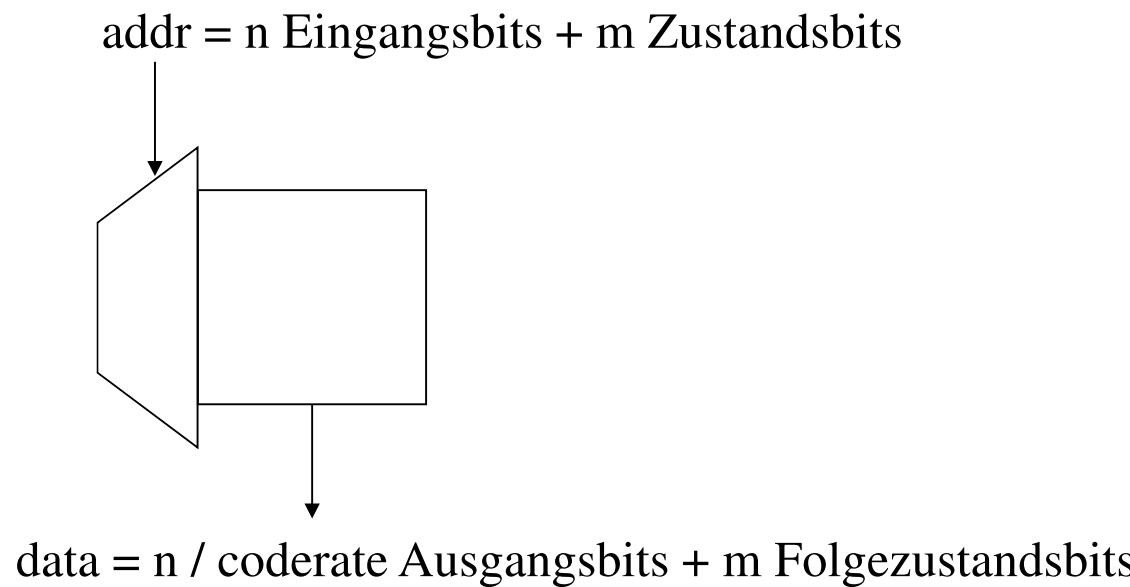


1. Kopieren von Bytes in den nächsten Block + Einfügen von Dummy-Bytes am Ende
2. Löschen überzähliger Dummy-Bytes
3. Speichern des Blocks bis zur Fertigstellung des vorherigen
4. Kopieren von Bytes zum vorherigen Block, Einfügen von Dummy-Bytes am Ende
5. Löschen von überzähligen Dummy-Bytes

## Parallelisierung bei Software-Verarbeitung

### Beispiel: Faltungskodierer

- Strukturelle Parallelisierung in Hardware sinnvoll
- In Software → LUT besser
- Vereinheitlichung mit Punktierung möglich



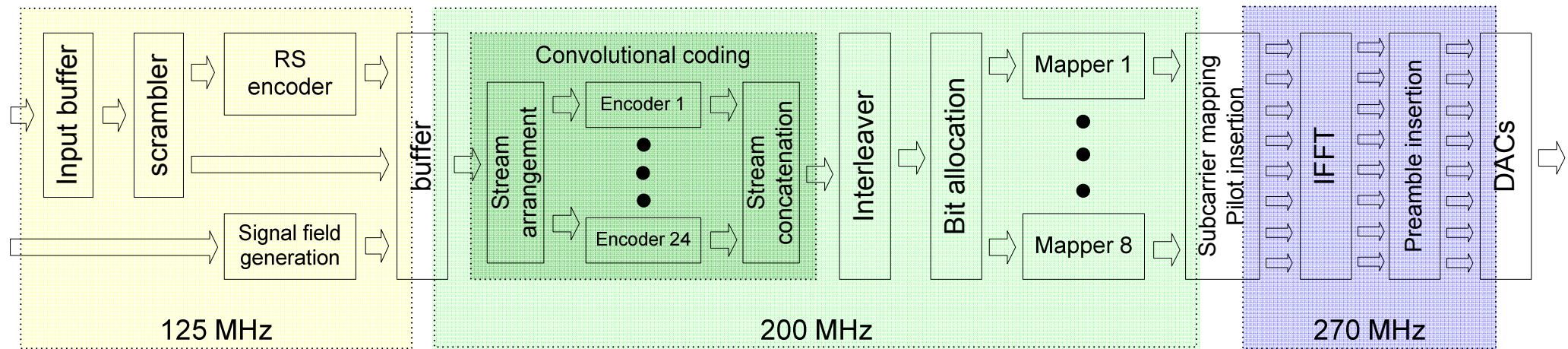
## EASY-A VHR-E 60 GHz OFDM Basisbandprozessor



→ **Modularer, konfigurierbarer, skalierbarer Basisbandprozessor für die Übertragung im 60-GHz-Bereich**

- Nettodatenrate bis 3,9 Gbps (16-QAM-3/4), 5,2 Gbps on-air
- 2,16 GHz Abtastrate; 1,76 GHz genutzte Bandbreite
- OFDM-Modulation mit 1024 Unterträgern
- 8- bis 24-fache Modulparallelisierung (Blockebene), 32-fache Bitparallelität

## EASY-A VHR-E: Blockschaltbild Sender

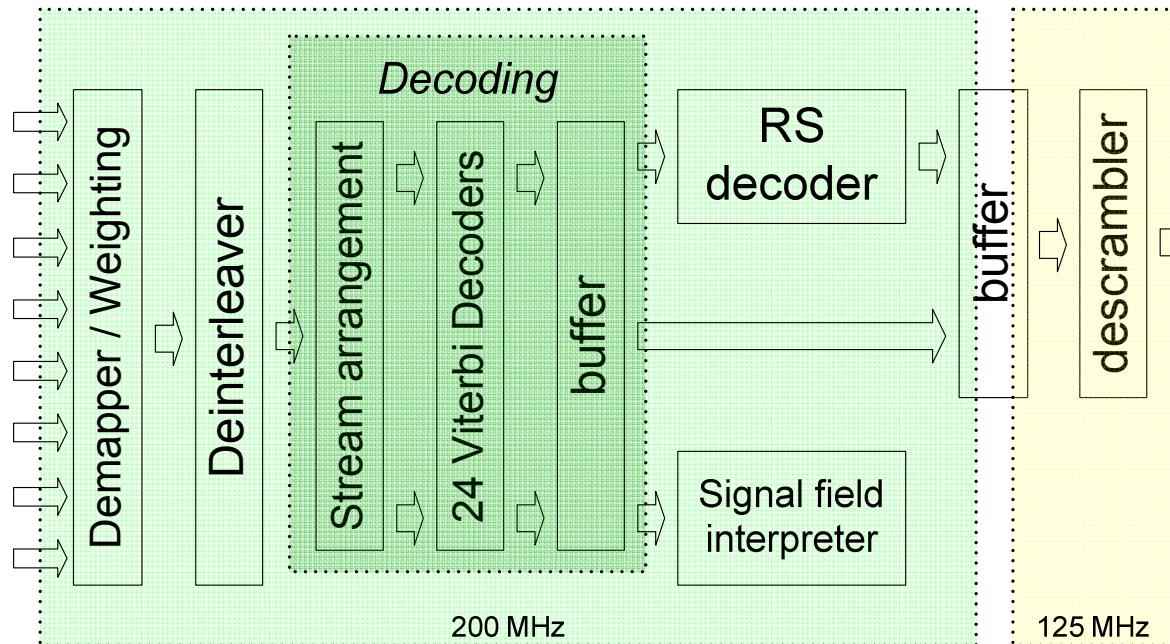


**40.000 Flipflops**

**36.000 LUTs**

**300 DSP-Module**

## EASY-A VHR-E: Blockschaltbild Empfänger-Datenpfad



**145.000 Flipflops**

**210.000 LUTs**

**650 DSP-Module**

(Gesamter Empfänger)

## Ist Datenratensteigerung das A und O?



LKW, Hamburg - Berlin:  $300 \text{ km} = 3,75 \text{ h}$   
8000 Festplatten à 500 GB  
 $\rightarrow 2400 \text{ Gbit/s} = 2,4 \text{ Tbit/s}$

Aber: auch für eine Festplatte werden 3,75 h benötigt  $\rightarrow 300 \text{ Mbit/s}$

Auch die Verzögerungszeit ist entscheidendes Systemkriterium!

## Einfluss von Latenzen auf den Datendurchsatz

---

- **(theoretische) Datenrate  $\neq$  Datendurchsatz!**
- **Datendurchsatz: Anzahl fehlerfreier (Paket-)Übertragungen pro Zeiteinheit**
- **Beinhaltet auch die Bestätigung empfangener Pakete**
- **Beeinflussung durch Verarbeitungsverzögerung (Latenz)**

## Einfluss von Latenzen auf den Datendurchsatz

Paketübertragungszeit inkl. unmittelbarer Empfangsbestätigung:

$$T_p = \frac{N_{ps}}{R} + 2T_L$$

Steigerung der Datenrate mit Vergrößerung der Latenz:

$$R_{neu} = n \cdot R$$

$$T_{Lneu} = m \cdot T_L$$

Wie stark darf sich die Latenz bei einer Datenratensteigerung vergrößern, um die Paketübertragungszeit zu verringern?

$$T_{pneu} < T_p$$

$$\frac{N_{ps}}{R_{neu}} + 2 \cdot T_{Lneu} < \frac{N_{ps}}{R} + 2 \cdot T_L$$

## Einfluss von Latenzen auf den Datendurchsatz

$$\frac{N_{ps}}{n \cdot R} + 2 \cdot m \cdot T_L < \frac{N_{ps}}{R} + 2 \cdot T_L$$

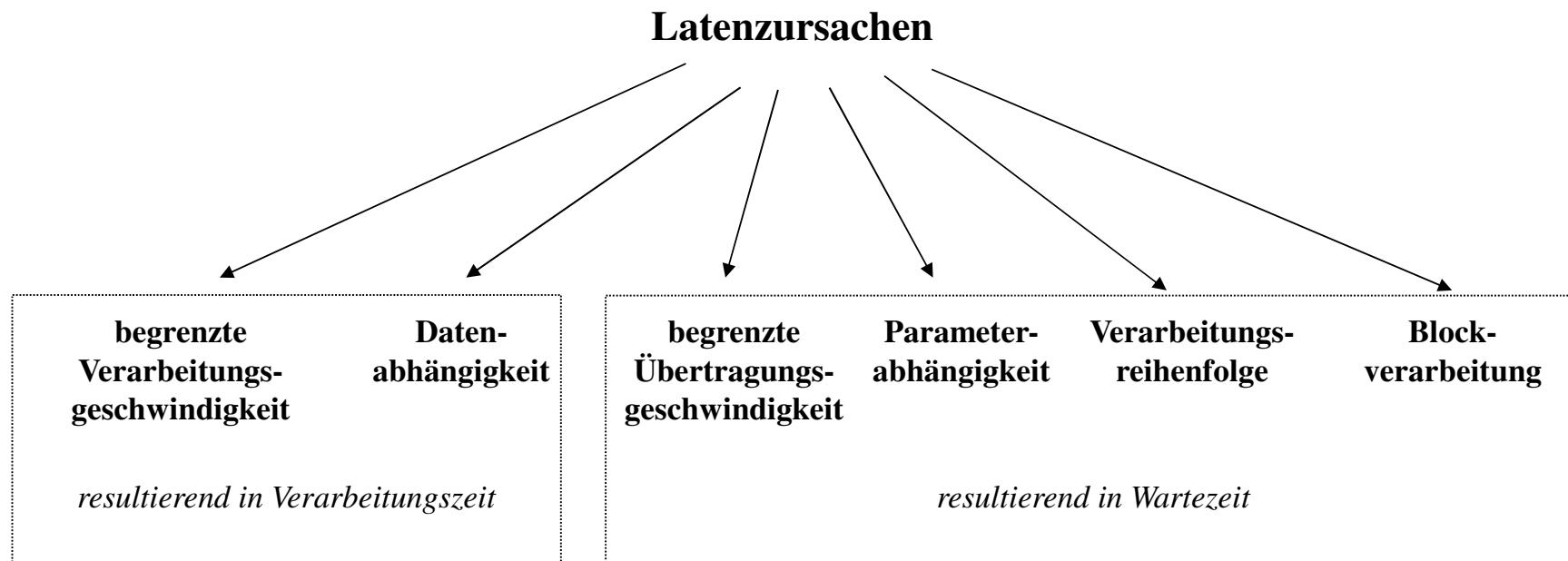
$$m < \frac{N_{ps} \cdot (n - 1)}{2 \cdot n \cdot R \cdot T_L} + 1$$

Bsp: Paketgröße 2 kB,  $R = 500 \text{ MB/s}$ ,  $T_L = 4 \mu\text{s}$ ,  $n = 2$

$$\rightarrow m = 1,25$$

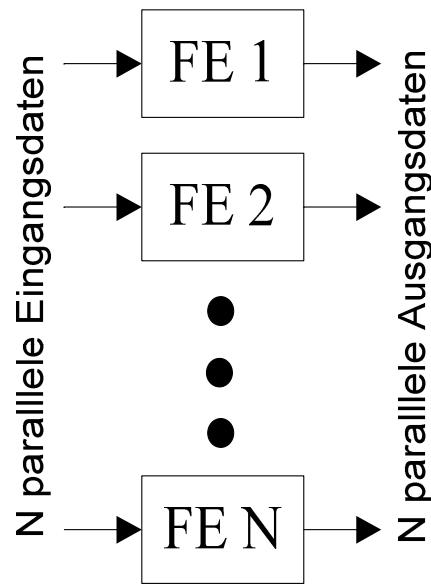
Vergrößert sich bei einer Verdoppelung der Datenrate die Latenz um 50 %, verringert sich die Übertragungsrate um 15 % !

## Ursachen für Latenzen in der Basisbandverarbeitung

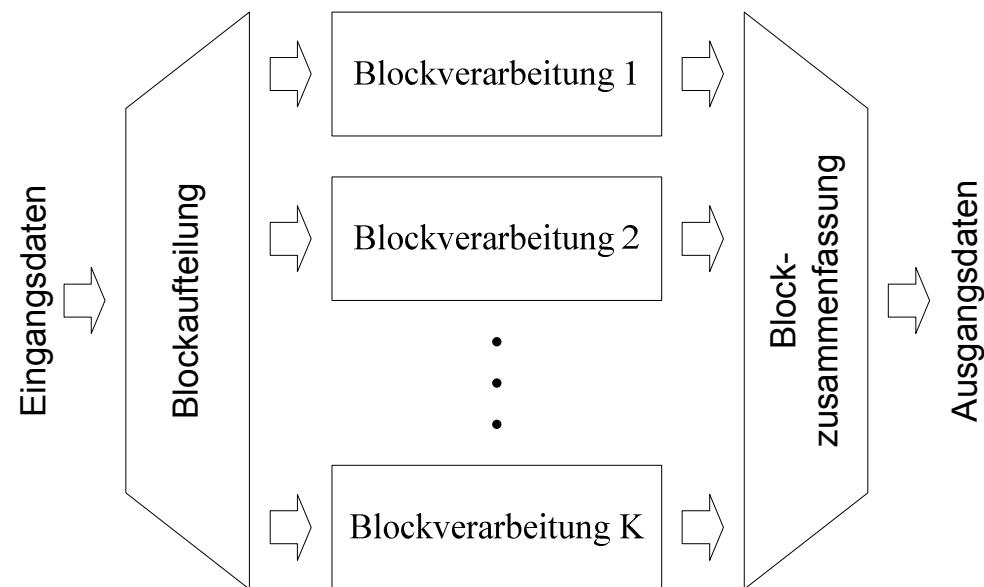


## Latenzen der Parallelverarbeitung

**Bitparallelität**



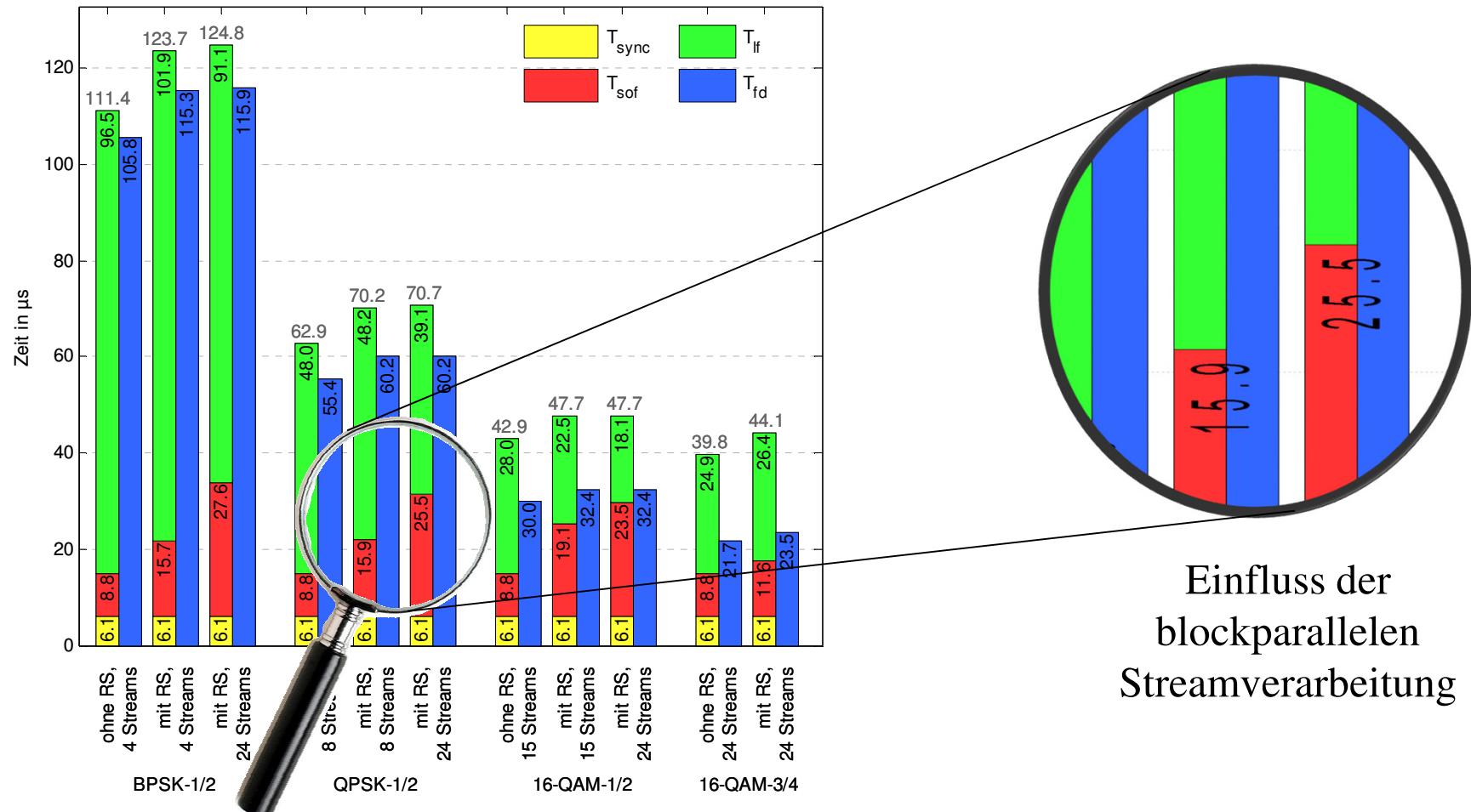
**Blockparallelität**



$$T_{Lges} = T_{LFE}$$

$$T_{Lges} = T_{LFE} + \frac{N_{block}}{R_{FE}}$$

## VHR-E: Analyse der Verarbeitungslatenzen



## Latenzverringerung beginnt mit Systemspezifikation

### → Vermeidung durch angepasstes Systemdesign

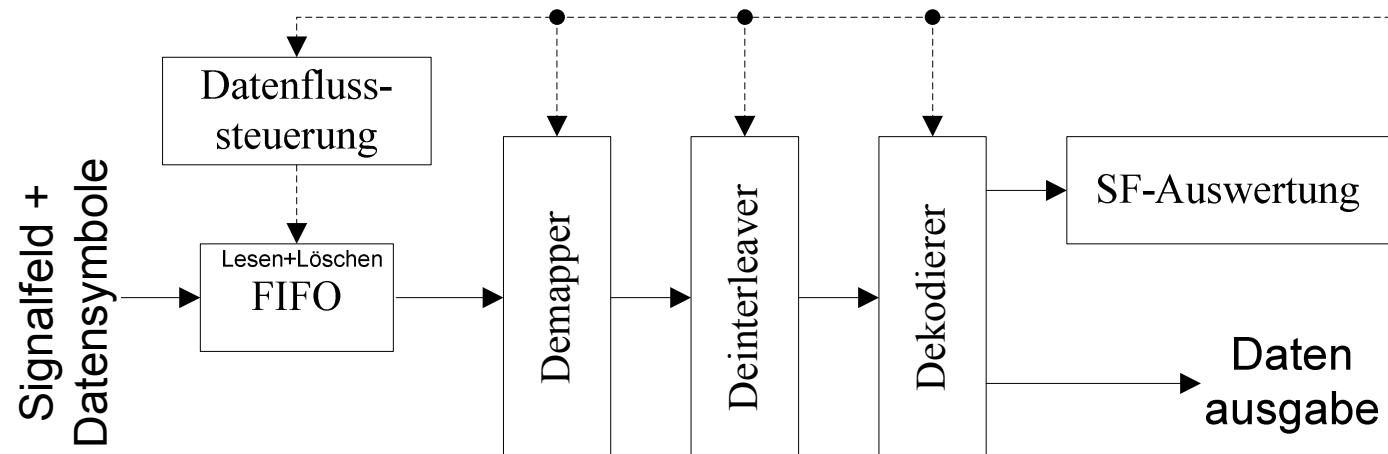
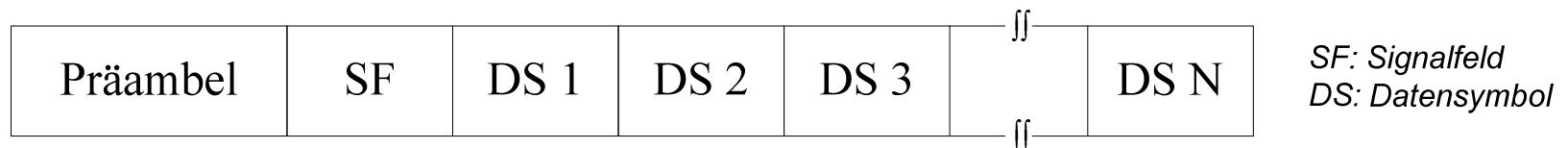
- Anpassung an Problemstellung
- Beachtung Implementierungsparameter

### → Verringerung durch optimierte Algorithmen

### → Verbesserung durch geeignete Implementierung

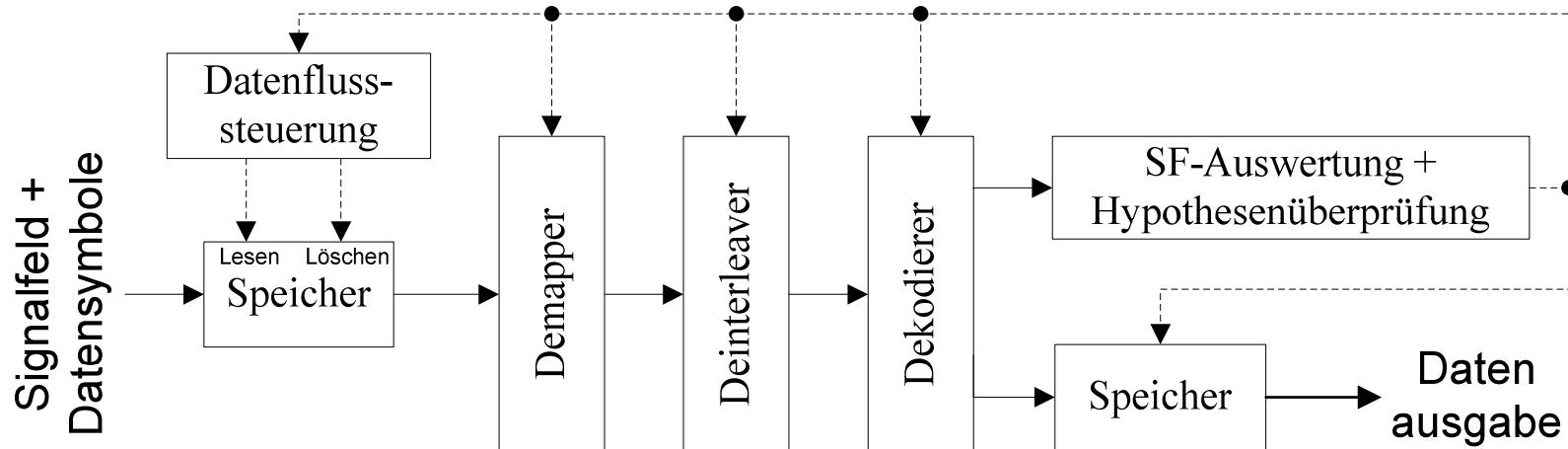
- Bit- statt Blockparallelität
- Neue Verfahren wie:
  - Implizites Interleaving
  - Spekulative Verarbeitung
- Erhöhung der Verarbeitungsleistung

## Typische Basisbandverarbeitung



$$T_{Lnospec} = T_{SFproc} + T_{demap} + T_{deintlv} + T_{decode}$$

## Latenzverringerung durch spekulative Verarbeitung



$$T_{Lspec} = \begin{cases} T_{Lnospec} - T_{demap} - T_{deintlv} - T_{decode} & | \text{ Spekulation erfolgreich} \\ T_{Lnospec} & | \text{ Spekulation fehlgeschlagen} \end{cases}$$

## VHR-E Update: Latenzanalyse

Empfängerlatenz (BPSK, RS, 4 Streams): 21,5 µs

Implizites Interleaving: - 1,2 µs (5,6 %)

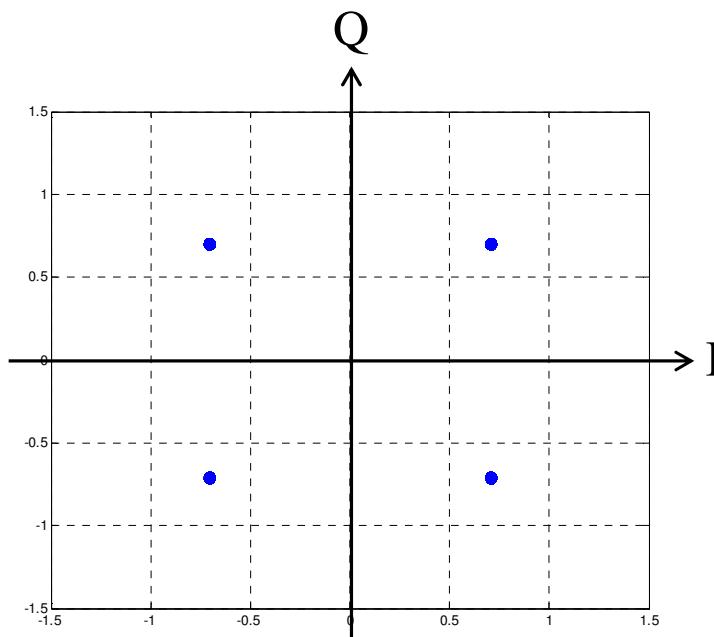
Spekulative Demodulation (erfolgreich): - 1,7 µs (8 %)

Spekulative RS-Dekodierung (erfolgreich): - 2,9 µs (13,4 %)

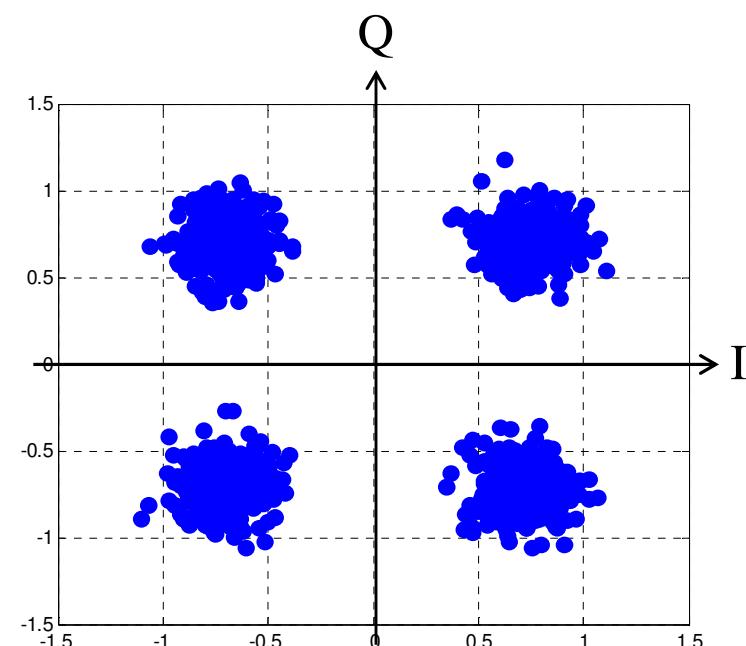
**Gesamt:** **16,3 µs** - **5,2 µs (24,2 %)**

## Das Konstellationsdiagramm

- Darstellung der Symbole eines digitales Modulationsschemas (PSK, QAM) in der komplexen Ebene

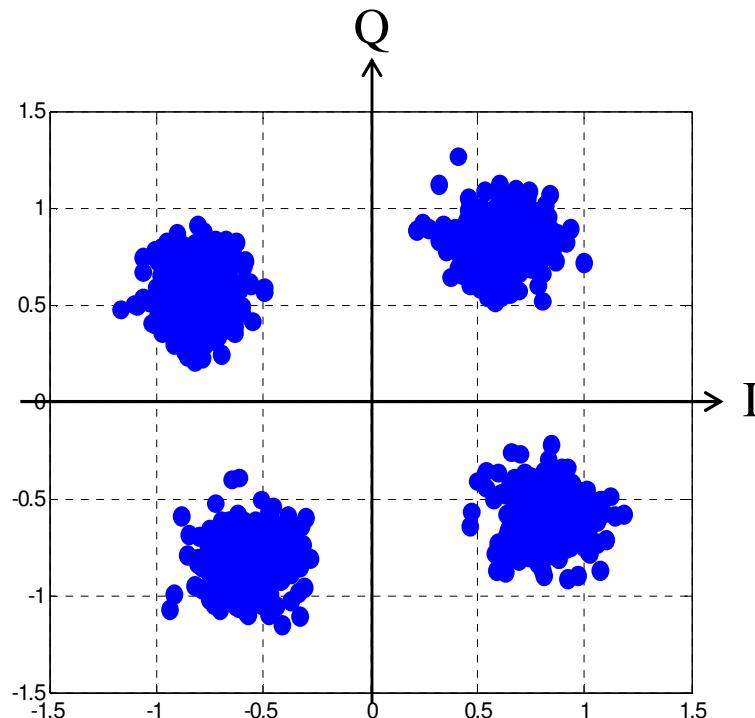


Ideale QPSK-Konstellation

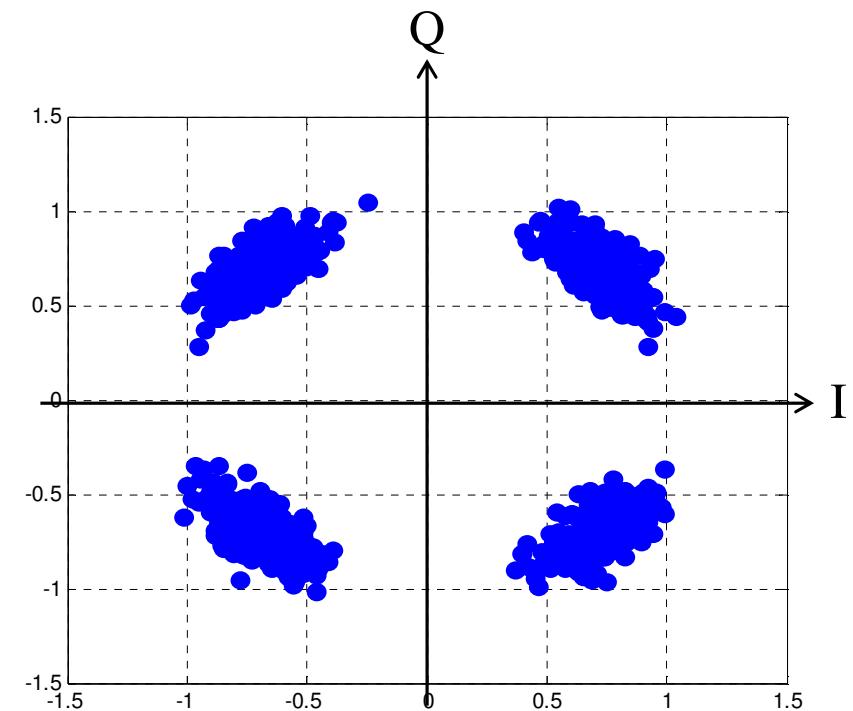


QPSK mit AWGN (15 db Eb/N0)

## Phasenversatz und Phasenrauschen

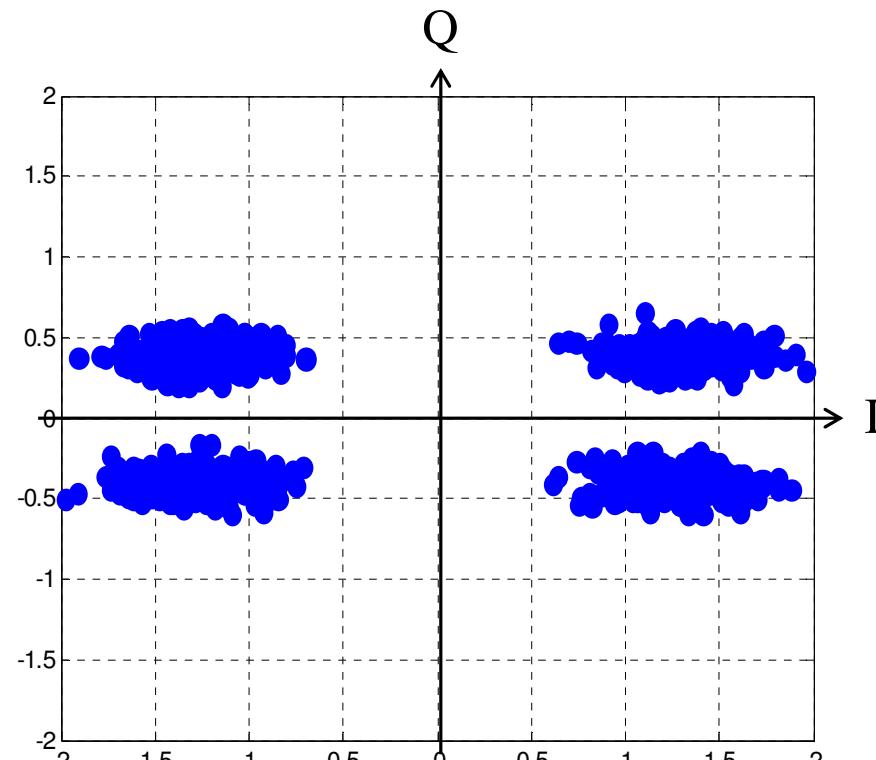


QPSK mit AWGN und  $10^\circ$   
Phasenversatz

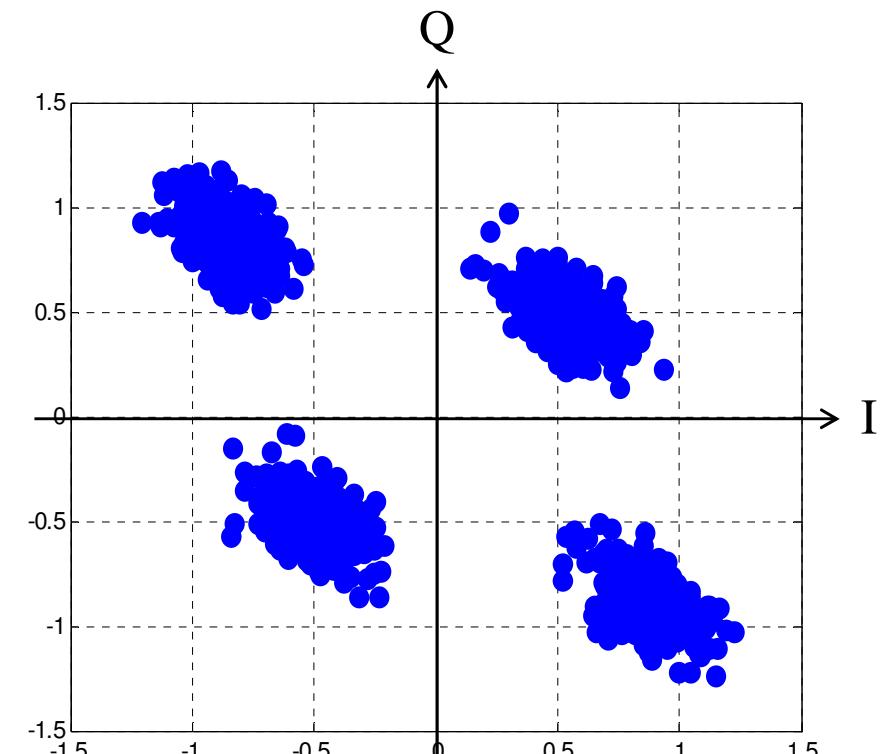


QPSK mit AWGN und  
Phasenrauschen

## IQ-Abweichungen

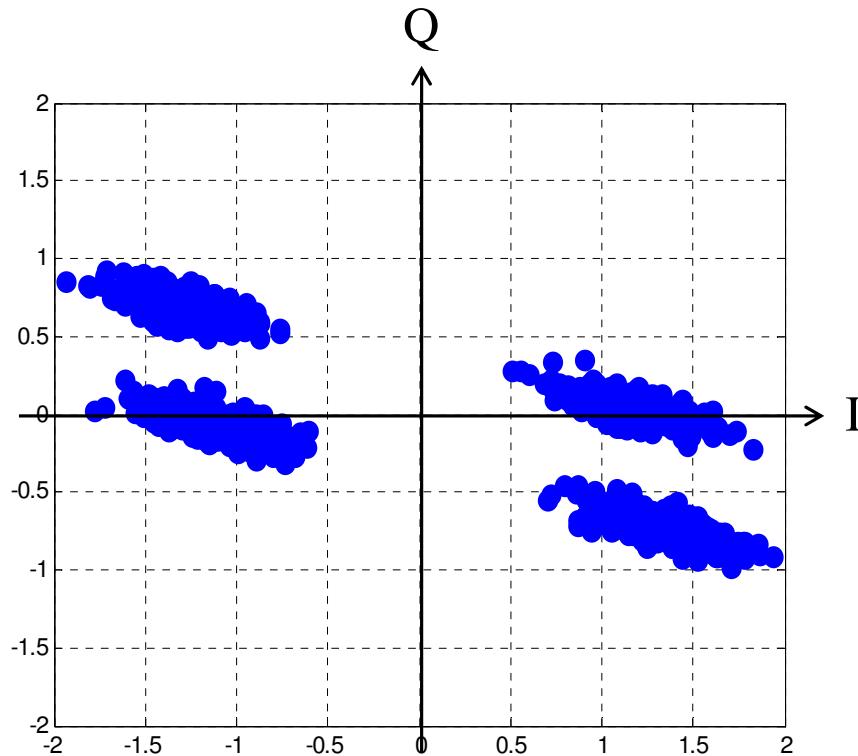


QPSK mit AWGN und 10 dB IQ-  
Amplitudenabweichung



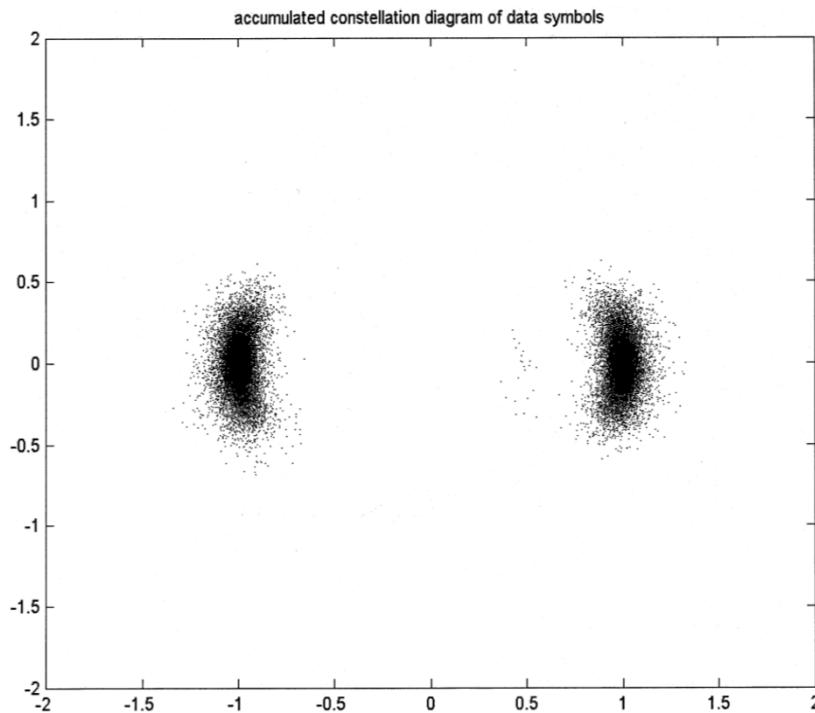
QPSK mit AWGN und 30°  
IQ-Phasenabweichung

## IQ-Abweichungen kombiniert

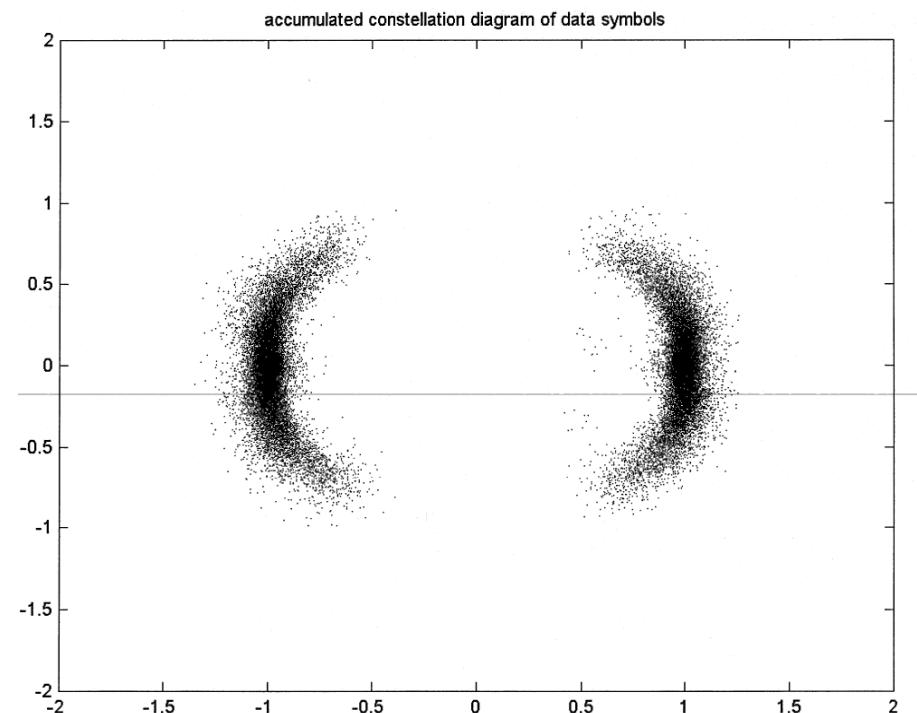


QPSK mit AWGN,  
10 dB IQ-Amplitudenabweichung,  
30° IQ-Phasenabweichung

## Phasenoffset im VHR-E-System

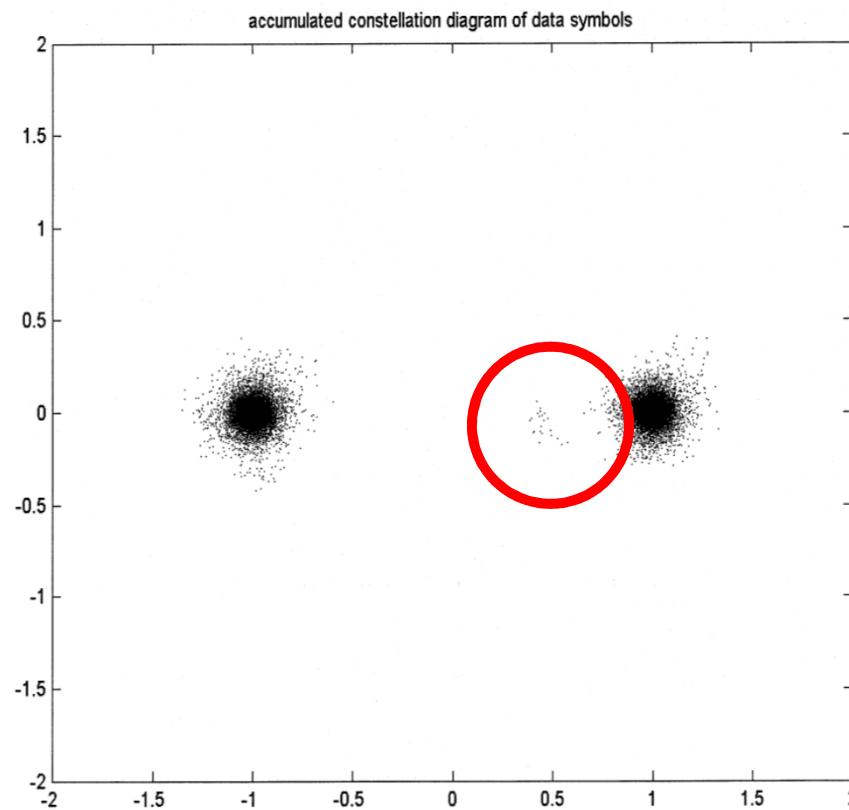


BPSK in 60 GHz-OFDM-  
Demonstrator



dito, mit Verlängerung des I-Pfades

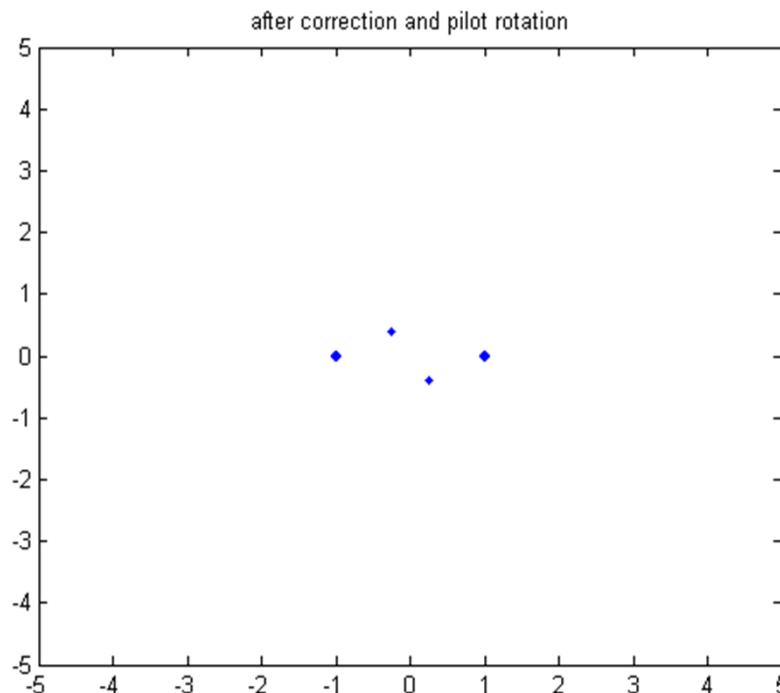
## Die ominöse Wolke



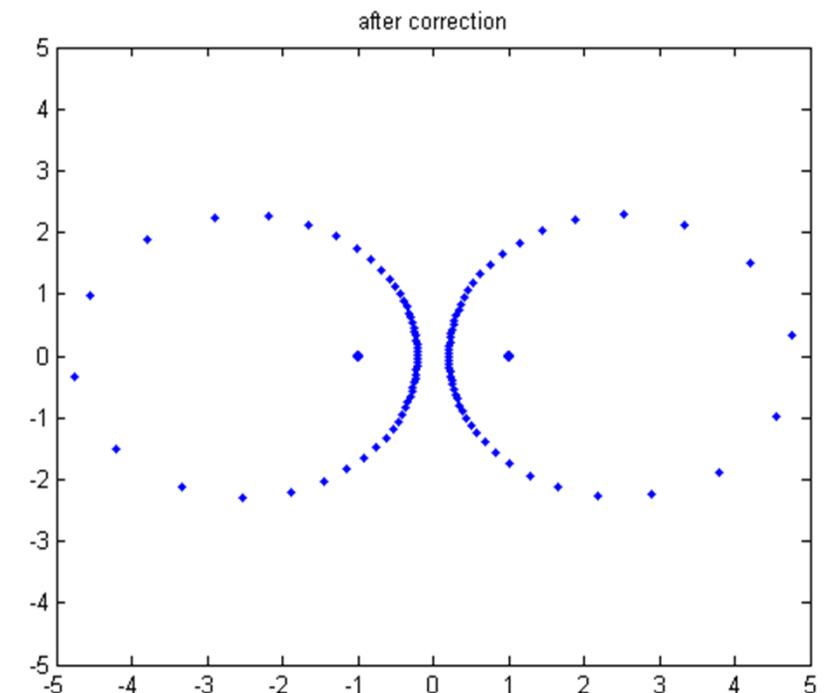
BPSK in 60 GHz-OFDM-  
Demonstrator, diesmal mit  
verlängertem Q-Pfad

## OFDM mit schmalbandiger Sinusstörung

Störquelle: 100 MHz Sinussignal

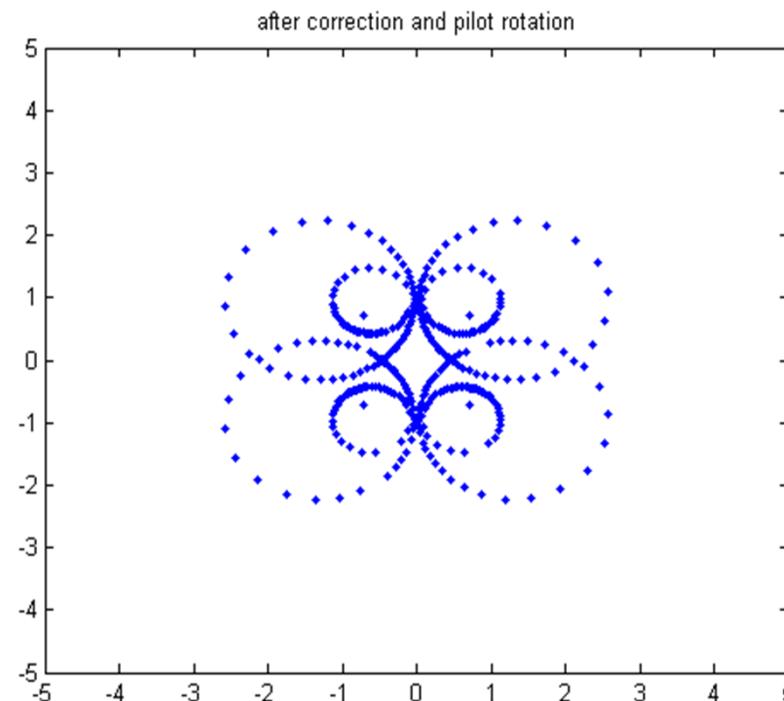


BPSK in 60 GHz-OFDM-Demonstratormodell, 1 Frame



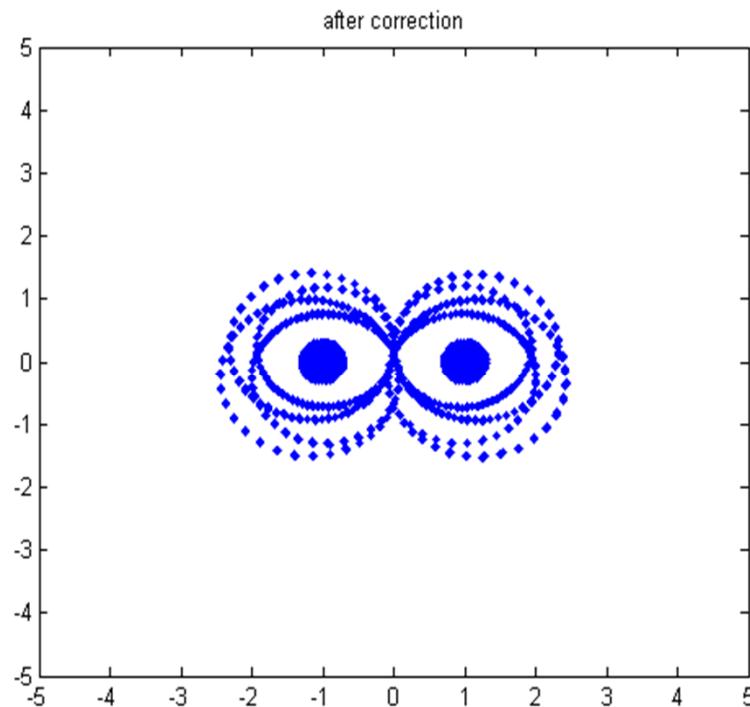
50 Frames mit  $n/25\pi$  Phasenversatz

## OFDM mit schmalbandiger Sinusstörung

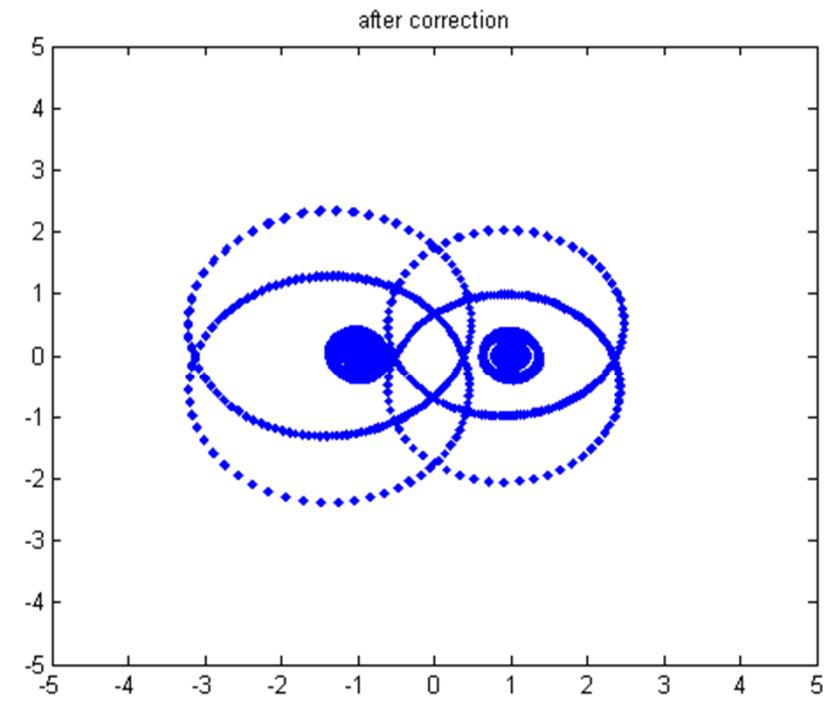


QPSK, 100 MHz Sinusstörung

## OFDM mit schmalbandiger Sinusstörung



BPSK, 105 MHz Störung in I,  
95 MHz in Q



20 MHz Störsignal

## OFDM - Expressionismus

